Master en Sciences de l'Ingénieur Industriel Finalité Électronique

HELHa Mons - Campus 159 Chaussée de Binche 7000 MONS

Tél : +32 (0) 65 40 41 46

Fax : +32 (0) 65 40 41 56

Mail : tech.mons@helha.be

1. Identification de l'Unité d'Enseignement

UE 08 : Techniques embarquées			
Code	TEML1M08LTE1	Caractère	Obligatoire
Bloc	1M	Quadrimestre(s)	Q2
Crédits ECTS	6 C	Volume horaire	75 h
Coordonnées des responsables et des intervenants dans l'UE	Laurent JOJCZYK (laurent.jojczyk@helha.be) Olivier MONNOM (olivier.monnom@helha.be)		
Coefficient de pondération	60		
Cycle et niveau du Cadre Francophone de Certification	master / niveau 7 du CFC		
Langue d'enseignement et d'évaluation	Français		

2. Présentation

Introduction

Cette unité d'enseignement fait partie de la formation du Master en sciences de l'Ingénieur Industriel, finalité "Electronique". Elle a pour but de donner une formation complémentaire dans l'étude de l'électronique embarquée. Elle abordera les différents aspects de la programmation VHDL sur FPGA et des dispositifs embarqués à microcontrôleur ARM.

Contribution au profil d'enseignement (cf. référentiel de compétences)

Cette Unité d'Enseignement contribue au développement des compétences et capacités suivantes :

- Compétence 1 **Communiquer avec les collaborateurs, les clients**
 - 1.1 Rédiger des rapports, cahiers des charges, fiches techniques et manuels.
 - 1.3 S'exprimer de manière adaptée en fonction du public
- Compétence 2 **Agir de façon réflexive et autonome, en équipe, en partenariat**
 - 2.1 Organiser son temps, respecter les délais
 - 2.4 Collaborer activement avec d'autres dans un esprit d'ouverture
- Compétence 3 **Analyser une situation en suivant une méthode de recherche scientifique**
 - 3.2 Rechercher les ressources nécessaires
 - 3.5 Effectuer des choix appropriés
- Compétence 4 **Innover, concevoir ou améliorer un système**
 - 4.4 Mettre au point de nouveaux concepts
- Compétence 6 **Utiliser des procédures, des outils spécifiques aux sciences et techniques**
 - 6.1 Exploiter le logiciel approprié pour résoudre une tâche spécifique
 - 6.2 Effectuer des tests, des contrôles, des mesures, des réglages
 - 6.3 Exécuter des tâches pratiques nécessaires à la réalisation d'un projet

Acquis d'apprentissage visés

- A la fin du cours d'électronique numérique (FPGA), l'étudiant sera capable d'analyser et d'écrire un fichier VHDL permettant de contrôler un périphérique extérieur du FPGA et de réaliser des processus asynchrones et synchrones simples en appliquant les différentes méthodes de représentation d'une structure (structurelle, comportementale et flux) dans le langage VHDL pour représenter le comportement d'une structure donnée.
- A la fin du cours d'électronique numérique (OS temps réel), l'étudiant sera capable d'utiliser le noyau d'un OS temps

réel pour créer un programme multitâches sur un dispositif embarqué à microcontrôleur ARM. Il pourra gérer la communication entre les tâches de manière efficace, accéder aux ressources du microcontrôleur de manière abstraite et de gérer l'accès à ces ressources de manière exclusive pour chaque tâche. L'étudiant sera aussi capable de développer et gérer des projets de programmation pour microcontrôleurs ARM à l'aide d'un environnement de développement intégré (IDE) open source.

Liens avec d'autres UE

Prérequis pour cette UE : aucun
Corequis pour cette UE : aucun

3. Description des activités d'apprentissage

Cette unité d'enseignement comprend les activités d'apprentissage suivantes :

TEML1M08LTE1A	Système d'exploitation	25 h / 2 C
TEML1M08LTE1B	Bases du VHDL	50 h / 4 C

Contenu

- **Dans l'activités d'apprentissage Electronique numérique (FPGA) :** classification des différentes familles de composants, éléments de conception des circuits logiques combinatoires et séquentiels à partir d'une description. Introduction au langage VHDL, utilisation du programme Quartus, utilisation de l'environnement de développement multimedia Terasic, essais au laboratoire. Développement d'interface logique programmable / PC de base. Machines d'état communicantes avec et sans chemins de données.
- **Dans l'activité d'apprentissage Electronique numérique (OS temps réel) :** Le fonctionnement d'un OS temps réel par l'exemple du FreeRTOS. Principalement l'ordonnancement des tâches, le modèle temporel d'exécution des tâches, le modèle de priorités, le modèle de communication par files de messages, le modèle d'exclusion mutuelle d'accès aux ressources. Le concept de développement de projets de programmation à l'aide d'un environnement de développement intégré (IDE).

Démarches d'apprentissage

- Cours magistral et exercices
- Projet en laboratoire (conception en groupe d'application, élaboration des schémas, programmations des procédures, modules initiaux de formation en alternance avec labos et projets sur carte de développement)
- OS temps réel : Exercices individuels sur modules embarqués en laboratoire

Dispositifs d'aide à la réussite

Les enseignants sont disponibles et répondent aux questions sur rendez-vous. Des liens URL extérieures illustrant les différentes parties du cours sont disponibles sur le site Claroline du cours.

Ouvrages de référence

Kits de développement ATMEL Terasic, Carte de développement LPC1769 LPCXPRESSO BOARD de NXP placée sur une carte développée par l'école, Logiciel LPCXPRESSO (Eclipse) de NXP

Supports

Des références sont disponibles à la bibliothèque.

Les transparents et syllabus présentés au cours sont disponibles sur la plateforme Claroline.

Outils de développement à installer sur pc : LPCXPRESSO de NXP. Librairies à télécharger sur Claroline. Documentation du chip ARM utilisé, guide de référence et manuel de l'utilisateur du FreeRTOS[SE1]

4. Modalités d'évaluation

Principe

En Q2, l'évaluation se scinde en deux parties selon les unités d'apprentissage :

- **Electronique numérique (FPGA)** : examen oral sur base d'un projet pour 66% de la note globale ;
- **Electronique numérique (OS temps réel)** : examen écrit organisé pendant la session pour 34% de la note globale.

Si en Q2 l'étudiant a une note inférieure à 10/20 à la note finale de l'UE, il représentera en Q3 les parties pour lesquelles il n'a pas obtenu 10/20 en suivant les formes suivantes :

- **Electronique numérique (FPGA)** : examen oral qui remplace intégralement la note de l'unité d'apprentissage passé en Q2 ;
- **Electronique numérique (OS temps réel)** : examen écrit qui remplace intégralement la note de l'unité d'apprentissage passé en Q2.

Dispositions complémentaires

- Si la note globale d'une activité d'apprentissage est inférieure ou égale à 6/20, les enseignants titulaires peuvent ne plus suivre la moyenne arithmétique pondérée présentée ci-dessus pour l'établissement de la note finale de l'UE et fixer une note de minimum 6/20 comme note finale de l'UE. Si l'étudiant a une note inférieure à 10/20 à la note finale de l'UE, il représentera les parties pour lesquelles il n'a pas obtenu 10/20.
- Si l'étudiant fait une note de présence lors d'une évaluation ou ne se présente pas à une évaluation, la note de PR ou PP sera alors attribuée à l'UE et l'étudiant représentera les parties pour lesquels il n'a pas obtenu 10/20.
- En cas d'absence injustifiée lors d'une évaluation continue, une note de 0 sera attribuée à cette partie d'évaluation.

D'autres modalités d'évaluation peuvent être prévues en fonction du parcours académique de l'étudiant. Celles-ci seront alors consignées dans un contrat didactique spécifique proposé par le responsable de l'UE, validé par la direction ou son délégué et signé par l'étudiant pour accord.

En cas d'absences répétées et injustifiées à une activité obligatoire, les sanctions administratives prévues dans le REE seront appliquées.

Référence au REE

Toute modification éventuelle en cours d'année ne peut se faire qu'exceptionnellement et en accord avec le Directeur de Catégorie ou son délégué et notifiée par écrit aux étudiants (article 10 du Règlement des études).